

TFT

2次元アモルファスおよび多結晶デバイス・シミュレーション・モジュール

TFT は物理モデルを備えた高度なデバイス・テクノロジー・シミュレーション・モジュールで、薄膜トランジスタを含むアモルファス・デバイスまたはポリシリコン・デバイスをシミュレートするために必要な数値手法に特化しています。フラット・パネル・ディスプレイ (FPD) などの大型ディスプレイ製品や太陽電池のシミュレーションに特に適しています。

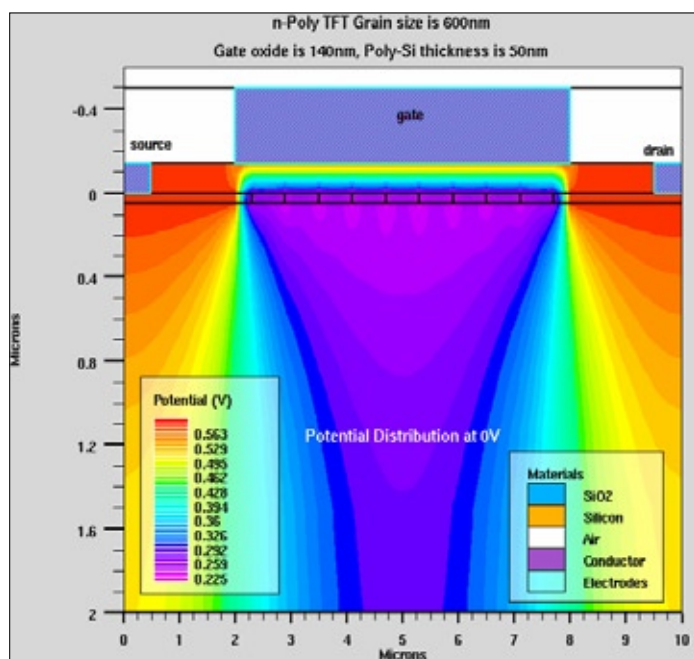
TFT を使用すると、非晶質材料のバンドギャップ内における欠陥状態の分布の電気的効果をモデリングできます。ユーザは、アモルファス・シリコンやポリシリコンの結晶粒と粒界に対して、電子とホールの捕獲断面積 / ライフタイムと共に、エネルギー関数としての状態密度 (Density Of State: DOS) を指定できます。デバイスの性能を正確に予測するために、移動度、インパクト・イオン化、バンド間トンネル効果のモデルを調整することも可能です。

特徴

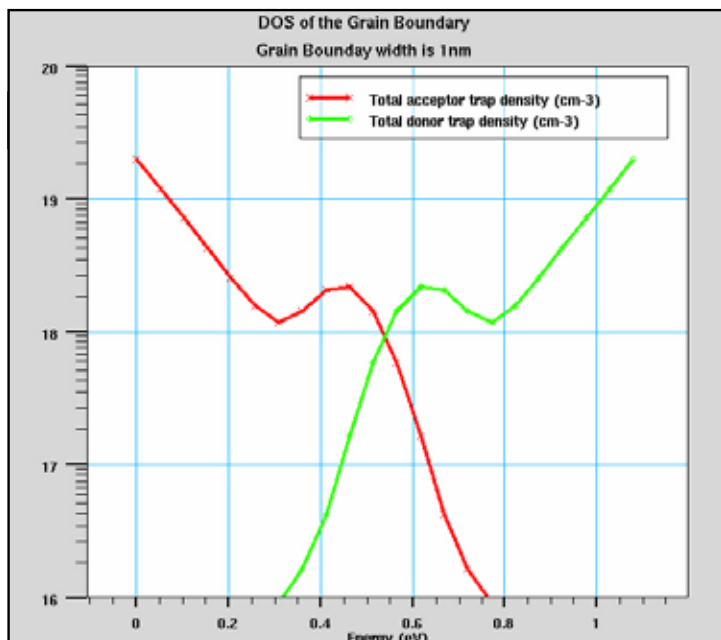
- ・ エネルギー依存の DOS
- ・ フォノンを介したトラップ・バンド間トンネル効果
- ・ バンド間トンネル効果
- ・ Poole-Frenkel の障壁低下 効果
- ・ DIGBL (Drain Induced Grain barrier Lowering)
- ・ DC、AC、および過渡のシミュレーション

アクティブ・マトリクス方式のディスプレイ・ドライバ

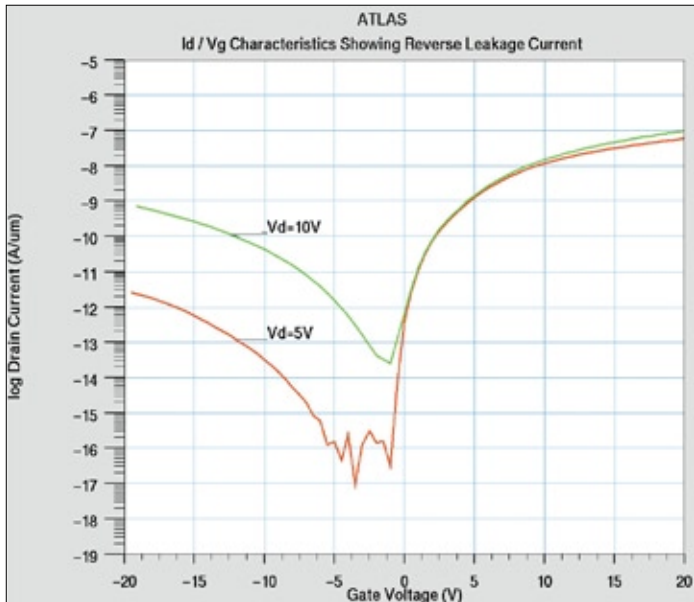
TFT では、大型フラット・パネル・ディスプレイに使用されるアクティブ・マトリクス方式のディスプレイ・ドライバをシミュレートすることが可能です。このテクノロジーは、低温処理の a-Si:H またはポリシリコン薄膜トランジスタに基づいています。ノンプレーナまたはマルチ・ゲートの薄膜トランジスタ構造の電気的キャラクタライゼーションを実行することが可能です。



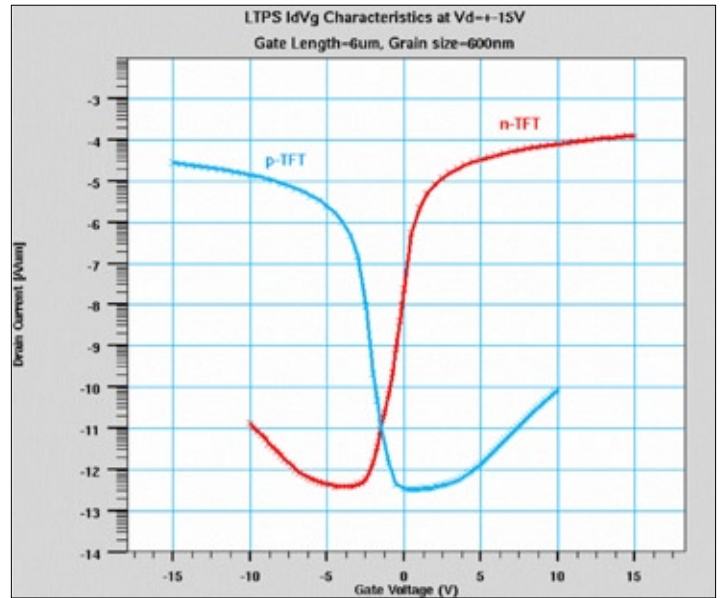
トップ・ゲート型 n-チャネル・ポリシリコン薄膜トランジスタ構造図です。このタイプのデバイスは、アクティブ・マトリクス方式ディスプレイ素子を駆動するために使用されます。この図では、0V におけるポテンシャルの等高線を表示しています。結晶粒サイズ 600nm、ポリシリコン膜厚 50nm、ゲート酸化膜厚 140nm です。



欠陥分布はエネルギーに依存します。右図のプロットは、テール分布およびガウス分布を含むトータル・ドナーとトータル・アクセプタのトラップ密度レベルを表しています。ユーザは、C-Interpreter を使用して、材料の特性を指定するために、これらの DOS 定義を容易に変更することが可能です。



ATLAS は、バンド間トンネル効果やトラップ・アシスト・トンネル効果を考慮して、負のゲート・バイアスでの逆リーク電流をモデリングします。上図は、2つの異なるドレイン・バイアスにおける顕著な逆リーク電流のプロットです。

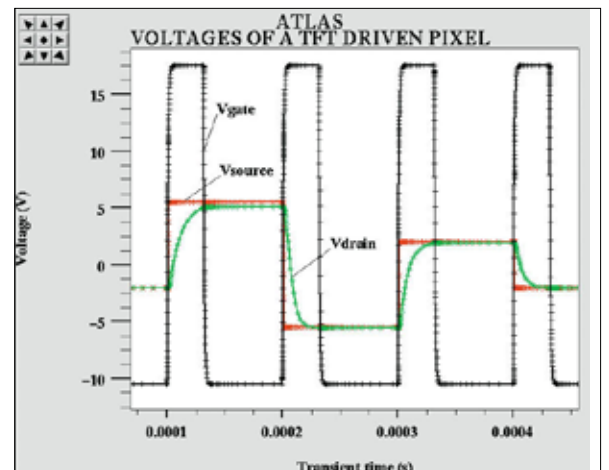
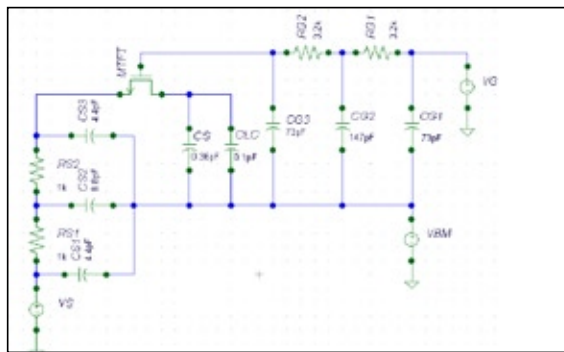


p-チャンネルと n-チャンネルのポリシリコン薄膜トランジスタの IV 特性

TFT 駆動 픽セルのシミュレーション

TFT と MixedMode を使用して、薄膜トランジスタ LCD パネルの 픽セルを正確にシミュレートすることができます。設計者は、コンパクト薄膜トランジスタ・モデルに代わる物理ベースのモデルを用いて、LCD パネル回路設計を解析し最適化することが可能です。さらに各 픽セル内の寄生素子の効果を評価することができます。TFT は、LCD パネルの大規模なシミュレーションを実行するために複数の 픽セルを処理します。

薄膜トランジスタ・ 픽セルの等価回路です。MixedMode を使用して、TFT 駆動の 픽セルの電気的特性をシミュレートすることができます。

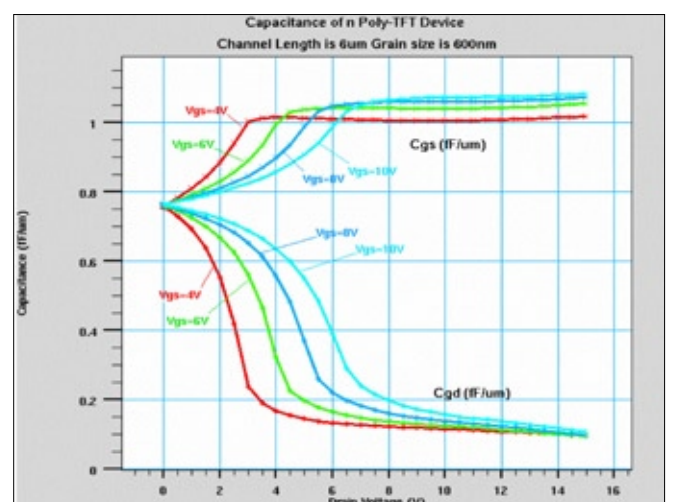


薄膜トランジスタの 픽セルにおけるビット・ライン・プログラミングの効果を表しています。ドレイン電圧は、遅れてソース電圧に追従することがわかります。この遅延は外部抵抗および容量素子によるものです。

AC 解析

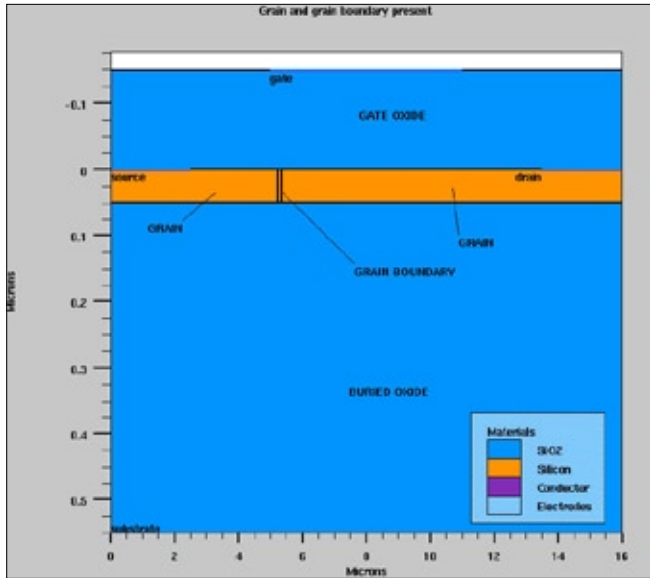
TFTを小信号 AC 解析に使用して、各性能指数 (figures-of-merit) およびキャパシタンス情報を抽出することができます。

より高いドレイン電圧では、バルク MOS デバイスと比較した場合と異なり、Cgd はわずかに増大します。この現象は、ドレイン電圧が増加するにつれ Cgs が減少し Cgd が増加する小規模のデバイスでさらに明確になります。これは、ポリシリコン薄膜トランジスタのキंक効果によって説明することができます。



結晶粒界

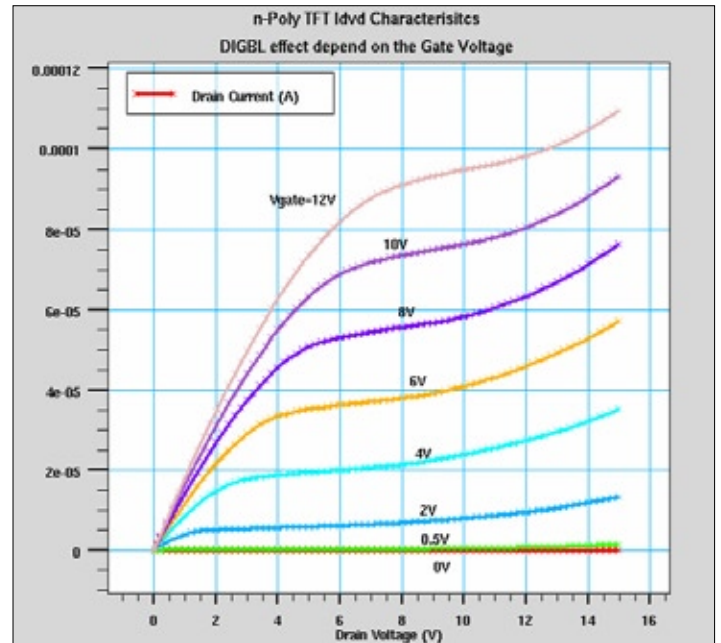
結晶粒界は、薄膜トランジスタのキャリアの移動性に大きな影響を与えます。TFTは、異なる領域としてチャンネル内部に結晶粒界を割り当てることができます。そして、これらの領域を結晶粒領域の特性とは異なる特性に割り当てることができます。結晶粒界の材料特性は、C-Interpreter ファイルまたは TFT の機能を使用して指定することができます。



結晶粒界を示した薄膜トランジスタ構造

DIGBL 効果

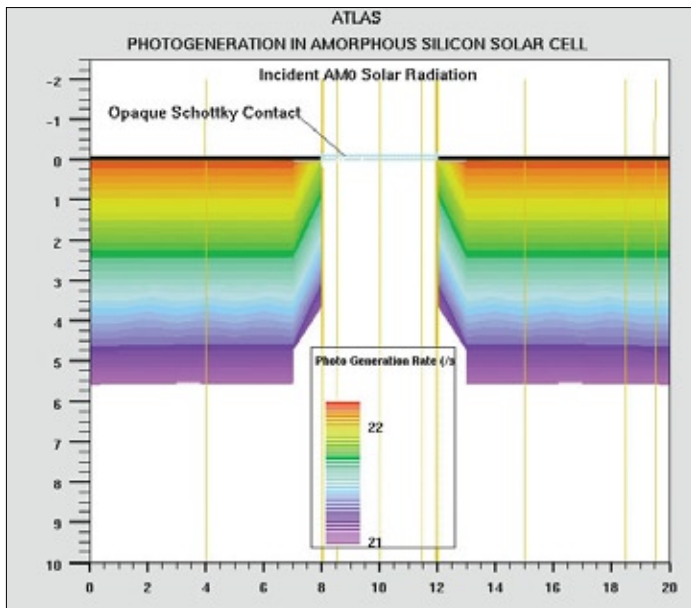
下図は、ドレイン電圧 5V 時のオン状態の抵抗からの DIGBL 効果を示しています。各ゲート電圧でのラインは 1 箇所も交わりません。これはポリシリコン薄膜トランジスタ固有の現象です。



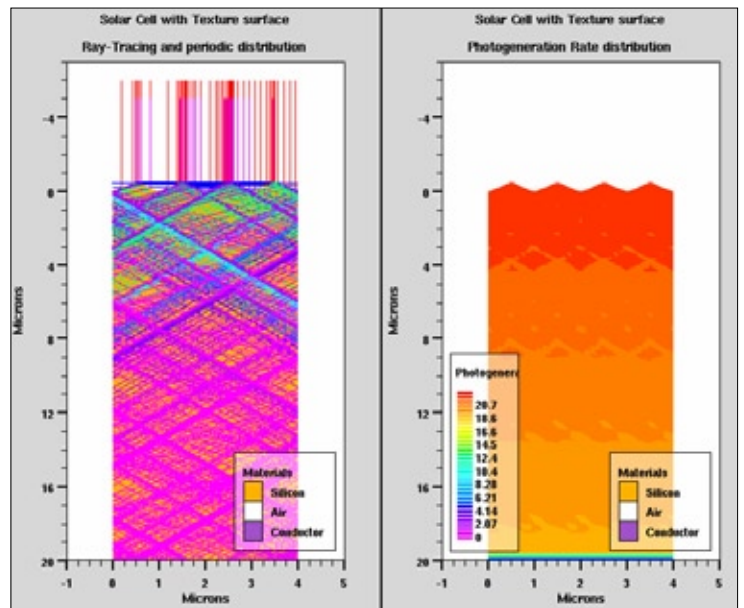
ゲート・バイアスの関数として求めた $I_d V_d$ 特性です。ドレイン・バイアスが低い場合、高い結晶粒ポテンシャル障壁が発生します。ドレイン・バイアスが上昇すると、結晶粒障壁バイアスは低下し、ドレイン電流が増加します。これが DIGBL 効果です。

太陽電池

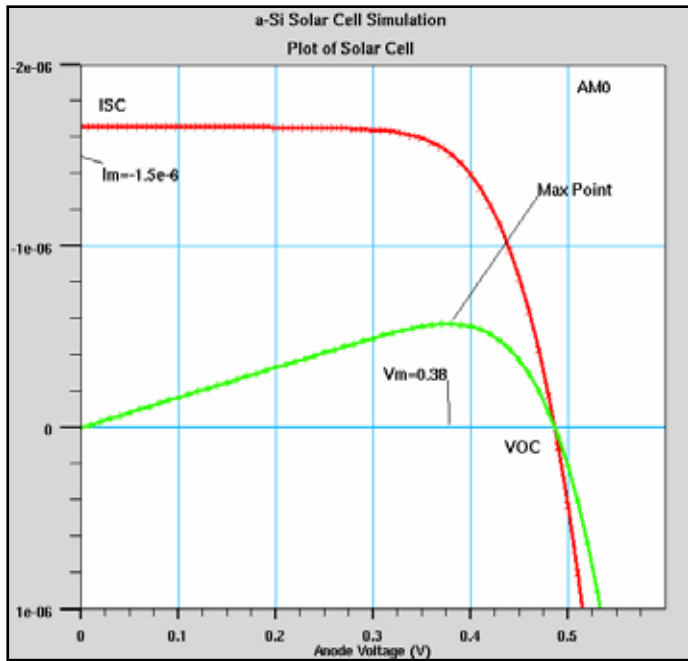
TFT と Luminous を使用して、アルモファス・シリコンから形成された薄膜太陽電池をシミュレートすることができます。スペクトル応答、DC 応答、過渡応答を抽出することができます。



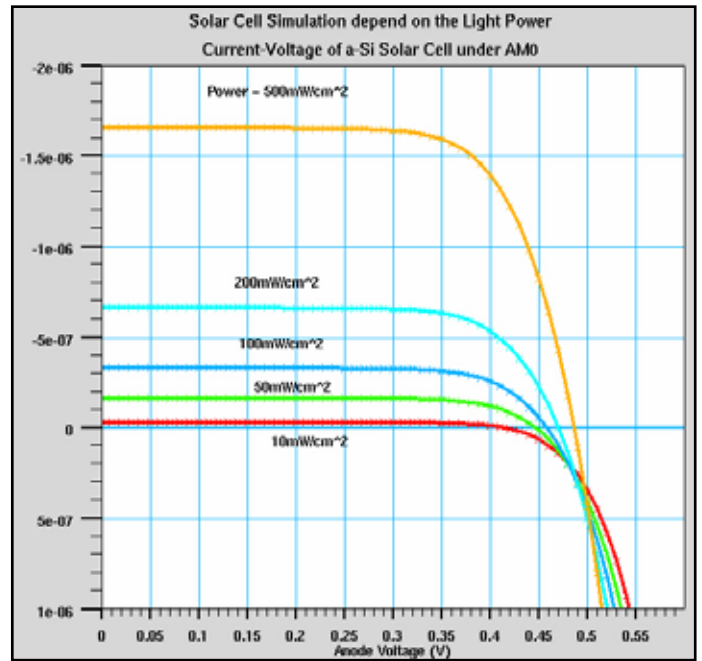
シンプルな薄膜アルモファス Si 太陽電池の構造です。このデバイスは構造の中央に不透明金属のコンタクトを形成しています。素子内の光電流生成率を示しています。セルの量子効率を決定するために、端子電流を評価することができます。



シンプルなテクスチャーの Si 太陽電池の構造です。周期的境界条件の下での光電流生成率の分布を示しています。



AM0 照明における a-Si 太陽電池の電流電圧特性です。ISC は短絡電流、VOC は開放電圧です。Im 値と Vm 値は最大パワーの矩形から得たものです。



照射光強度の関数として求めた a-Si 太陽電池の電流電圧特性

SILVACO

株式会社 シルバコ・ジャパン
www.silvaco.co.jp

お問い合わせ : info@silvaco.co.jp

本社

〒244-0801
神奈川県横浜市戸塚区品濃町549-2
三宅ビル4F
TEL : 045-820-3000 FAX : 045-820-3005

京都サポートセンター

〒604-8152
京都府京都市中京区烏丸通 蛸薬師下ル手洗水町651-1
第14長谷ビル 9F
TEL : 075-229-8207 FAX : 075-229-8208