

## フルチップ寄生素子抽出ツール



**HIPEX** は、高精度かつ高速なフルチップ階層寄生素子抽出ツールです。階層レイアウトから寄生容量と寄生抵抗を抽出します。**Expert** レイアウト・エディタと緊密に連携し、DRC/LVS 検証と寄生 RC 抽出の統合デザイン・フローを実現します。

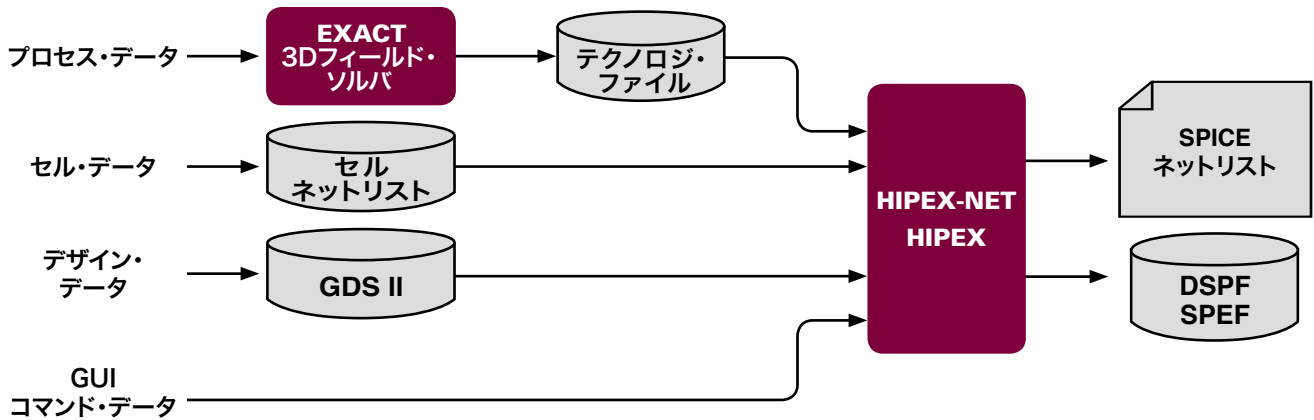
- 複数の寄生抽出モデル（集中 RC、容量のみ、抵抗のみ、カップリング容量、分配 RC など）を提供
- 指定したネットを抽出し、SoC や大規模メモリのクリティカル・パス・ネットに対する高速 RC 抽出を実現
- 分配寄生 RC ネットリストに対する、効率的なネットリスト・リダクション
- 寄生ネットリスト・ファイルは、SPICE、バック・アノテートされたネットリスト、DSPF、および SPEF 形式で出力可能
- 自動バック・アノテートにより、レイアウト後のシミュレーションおよび解析を高精度に実行可能
- トランジスタ・レベルおよびゲート・レベル両方の寄生素子抽出が可能



## HIPEX-NETの デバイス抽出

- **Expert** レイアウト・エディタとの統合
- Dracula テクノロジ・ファイルの変換ツール
- Solaris、Linux、Windows プラットフォーム間で共通の GUI
- 元のレイアウト階層を保持した階層ネットリストを抽出可能 (解析が容易)
- MOSFET、MESFET、BJT、JFET、ダイオード、容量、抵抗、およびユーザ定義のパラメタライズド・デバイスを抽出
- ショート、オープン、未接続のデバイスを検出する ERC (電気的ルール・チェック) 機能
- 45°、90°以外のデバイスも、高精度に抽出
- メモリを効率的に使用し、大規模なデザインを処理可能
- 32 ビット版および 64 ビット版を提供
- HIPEX-NET ではシングルスレッド処理にのみ対応

## HIPEXフルチップ寄生素子抽出ツールのデザイン・フロー

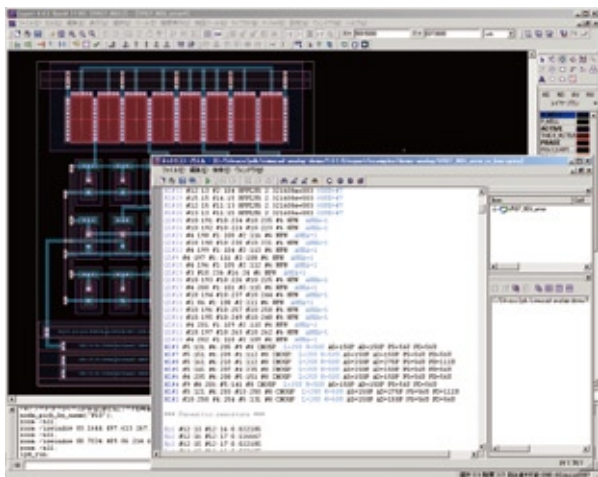


## HIPEXの 寄生容量抽出

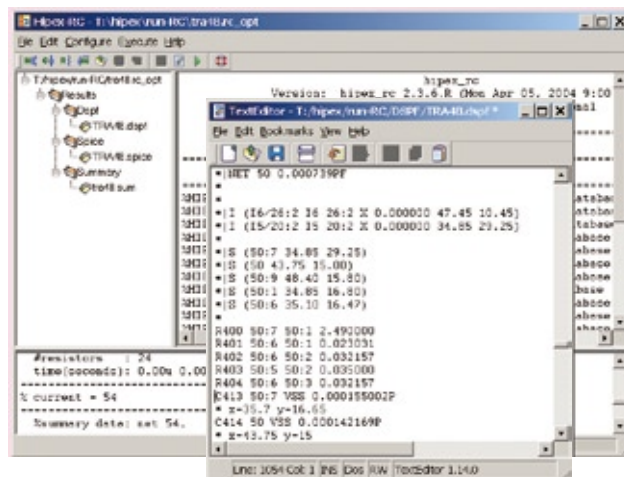
- ルール・ベースのテクノロジー・ファイルによる制御
- 寄生容量を含むスキマティック・ネットリストをバック・アノテート
- ストライプ化アルゴリズムとストライプ・データベースを使用し、マルチプロセッサ・マシンでの効率的な並列処理を実現
- フルチップまたは指定したネットに対する寄生カップリング容量の抽出
- 複数の寄生容量モデル (内蔵またはユーザ定義) を使用し、精度と実行時間のトレード・オフが可能
- **EXACT** で生成した外部容量ルール・ファイルに対応 (3次元高精度モード)
- インクリメンタルな容量データベースをネット別に生成
- 指定したネットを抽出し、クリティカル・パスの寄生容量を高速に計算

## HIPEXの 寄生抵抗抽出

- ルール・ベースのテクノロジー・ファイルによる制御
- 寄生抵抗を含むスキマティック・ネットリストをバック・アノテート
- コンタクトの寄生抵抗を抽出
- L型、T型、十字型、および曲がりのある抵抗形状を処理可能
- コンタクトのオーバーサイジングとクラスタリングによる抵抗形状の単純化
- フルチップまたは指定したノードに対して、寄生抵抗を含むネットリストを階層的に抽出
- インクリメンタルな抵抗データベースをネット別に生成
- 複数の抽出モデルおよび方程式ソルバにより、任意の抵抗形状を処理可能
- 長い配線を分割し、高精度なRC分配を実現
- レイアウト・デバッグ用に、指定ノードをGDSまたはCIFファイルに出力可能



HIPEXによる詳細なカップリング容量ネットリスト。オーバーラップ、ラテラル、フリンジ容量を高精度に解析できます。



HIPEXは、SPICE、DSPF、SPEF形式をサポートしています。

## HIPEXの 寄生ネットリスト分配

- ノードを新規生成して抽出した抵抗を、寄生容量に結合
- 抵抗と容量の最小値は、ユーザ定義のしきい値で指定可能
- XY座標を使用して、寄生抵抗体上に、容量を高精度に分配可能
- RCネットリストには $\pi$ モデルを使用
- 結果はSPICE、DSPF、SPEF形式のネットリストに出力可能
- 寄生抵抗と容量を含むスキマティック・ネットリストをバック・アノテート
- 分配寄生容量をカップリング・モードで出力可能

## HIPEX-CRC ネットリスト・ リダクション・ツール

- レイアウト後および配線後のシミュレーション時間を大幅に短縮
- 未接続の RC 素子の除去、指定したしきい値未満の RC 素子の除去、並列 / 直列マーキング、および S パラメータ・ベースのマクロモデリングにより、リダクションを実行
- ネットリスト・リダクションを、リニアな時間で実行可能
- ループをとこなう RC ネットリストを処理可能
- リダクション後の RC ネットリストで、同等のシミュレーション精度を維持
- SPICE、DSPF、SPEF 形式をサポート
- LISA スクリプト言語を使用してカスタマイズ可能なリダクション・アルゴリズムで、サブサーキット、セル、ネット、およびしきい値を選択可能

## HIPEXの入力/出力



**SILVACO**

株式会社 シルバコ・ジャパン  
www.silvaco.co.jp

お問い合わせ : [info@silvaco.co.jp](mailto:info@silvaco.co.jp)

### 横浜本社

〒244-0801

神奈川県横浜市戸塚区品濃町549-2

三宅ビル4F

TEL : 045-820-3000 FAX : 045-820-3005

### 京都オフィス

〒604-8152

京都府京都市中京区烏丸通 蛸薬師下ル手洗水町651-1

第14長谷ビル 9F

TEL : 075-229-8207 FAX : 075-229-8208