

アナログ/ミックスド・シグナル・シミュレータ



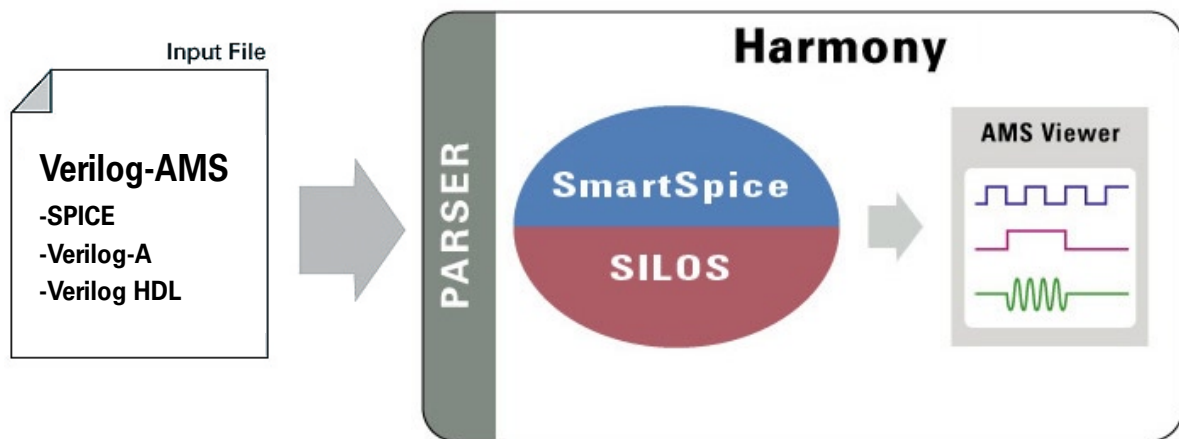
Harmony は、**SmartSpice** アナログ回路シミュレータと **SILOS** Verilog シミュレータの機能を併せ持つシングル・カーネルのシミュレータです。優れた精度、パフォーマンス、キャパシティ、柔軟性で、Verilog、SPICE、Verilog-A、Verilog-AMS で記述された回路をシミュレートします。

- シングル・カーネルのエンジンでミックスド・シグナルを最適に初期化、同期化し、高い収束性と精度を実現
- 1つのウィンドウに、アナログ / デジタル両方の波形をプロット表示可能
- Accellera 2.2 (Verilog-AMS および Verilog-Aの標準規格) および Verilog HDL IEEE 1364-2001 (Verilog HDL および PLI の標準規格) に準拠し、HSPICE のネットリストに対応
- クリティカルなミックスド・シグナル設計に最適な、高精度なシミュレーション結果と安定した収束性
- お客様とサード・パーティ企業の大切な知的財産を守る、シルバコの強力な暗号化技術を利用可能



シングル・カーネル・アーキテクチャ

- アナログ/デジタルで別々に行われていた煩雑なシミュレーション作業を不要にし、アナログ/デジタル混在回路としての動作検証を行わずにデザインをリリースするリスクを排除
- **SmartSpice** アナログ回路シミュレータと、**SILOS** Verilog シミュレータの機能を動的にリンクするシングル・カーネル・シミュレータ
- 同期化機能では、アナログ/デジタル・インタフェースとして Accellera 2.2 Verilog-AMS 標準のコネクト・モジュールを採用
- デフォルトのコネクトモジュールは、設計者の期待に応える精度、柔軟性、速度を実現
- アナログ部とデジタル部のタイミングを自動的に同期
- 入出力テストベンチは、アナログ信号とデジタル信号を自由に組み合わせて構成可能 (Verilog または SPICE のシンタックスを使用)
- 内蔵の波形ビューワは、アナログ/デジタル波形を同じスケール上で表示可能



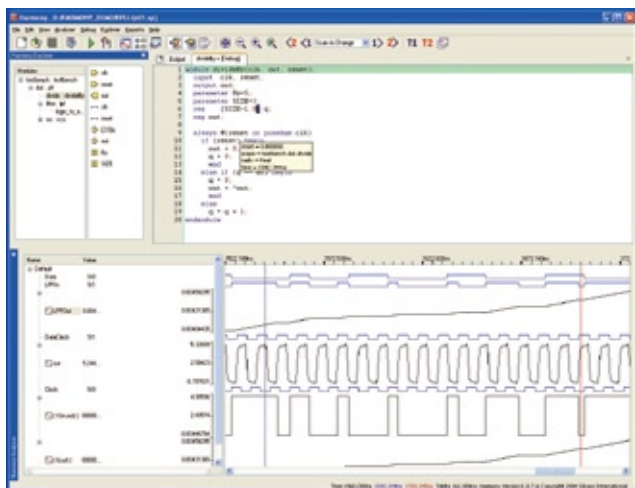
アナログ/ミックスド・シグナル・ビューワを備えた
Harmony アナログ/ミックスド・シグナル・シミュレータ

Verilog / SPICEを サポートする シングル・パーサ

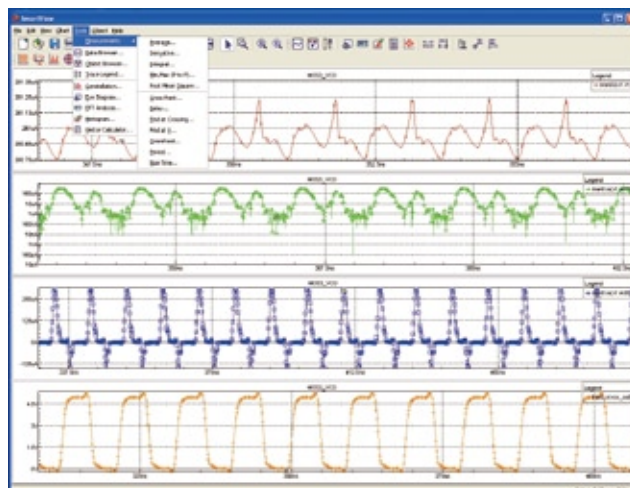
- **Harmony** のパーサは、最新の Accellera Verilog-AMS 標準に従って回路をアナログ・ブロックとデジタルのブロックに分割し、それぞれ対応するシミュレーション・エンジンに分配
- Berkeley 形式および HSPICE 形式の SPICE ネットリスト、オプション、解析、入出力をサポート
- Verilog-A 言語により、ビヘイビア・モデリングを介したトップダウン設計、およびボトムアップ検証に対応
- Verilog-A 言語により、半導体テクノロジーの特定の振る舞い(リーク電流、弱反転 / サブスレッショルドなど)に対するユーザ独自のコンパクト・モデルを容易に開発可能
- Verilog HDL IEEE 1364-2001 準拠の Verilog シミュレータ (標準 PLI 対応)により、Verilog HDL をサポート
- SDF (Standard Delay Format) によるタイミング・バック・アノテーションをサポート

アナログ/デジタルの 統合表示環境

- 使いやすい GUI により、ユーザの習熟度によらず作業効率の高いシミュレーション環境を構築可能 (米国有数の Verilog 教本の 7 冊で採用)
- プロジェクトごとの設定情報 (プリファレンス、ディレクトリ、オプションなど) をファイルに保存することで、効率的なマルチ・プロジェクト管理が可能
- カスタマイズ可能なマルチウィンドウ構成の [データ・アナライザ] では、パンやズーム、タイミング・マーカ、信号や式をドラッグ & ドロップしてアナログ/デジタル波形を表示する機能などに対応
- インタラクティブな環境により、モデル式、変数、モジュール、信号、ベクタ、レジスタのすべてにリアルタイムでアクセス、解析可能
- 共通の GUI により、信号の選択、タイムスケールの設定、バス幅、ステータス・ウィンドウ、タイミング・マーカ、ブックマーク、およびバス定義が可能
- **SmartView** は、複合ダイアグラム、ヒストグラム、ベクトル・カルキュレータ、FFT (高速フーリエ変換) 解析、アイ・ダイアグラムなど、充実したポストプロセス・ツール群を提供



ソースコード・エディタでは、[データ・アナライザ]のT1マーカの位置に対応するソースコードをハイライトし、ポップアップで値、範囲、時間を表示します。



任意のサブキット内の入出力波形を保存し、**SmartView**でグラフィカルに解析できます (ラベル付きアイ・ダイアグラム、コンステレーション、FFT解析、ベクトル・カルキュレータなど)。

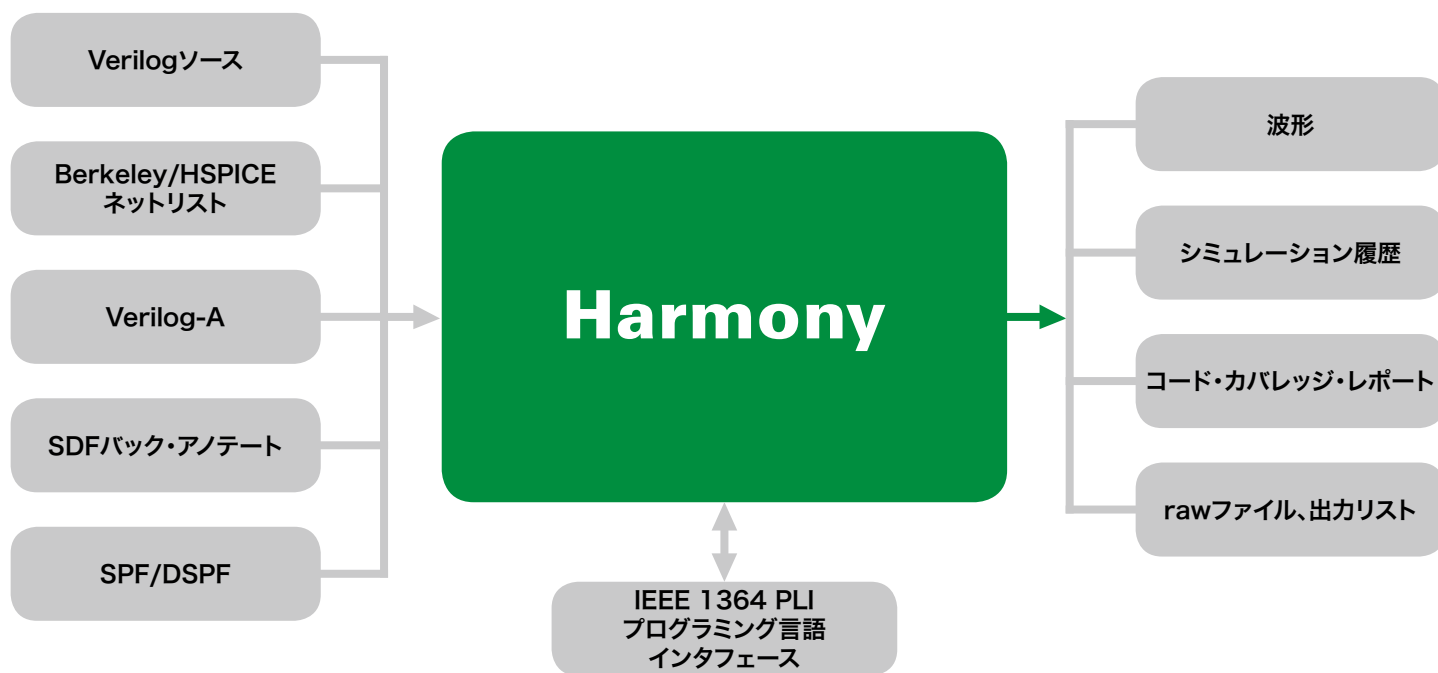
インタラクティブな デバッグ環境

- インタラクティブなインタプリタ型 Verilog-AMS 環境において、HDL ソースコードの編集、インクリメンタル・ブレークポイント、ステップング/時間指定シミュレーション、リアルタイム表示、エラー検出などマルチタスクで実行可能
- カスタマイズ可能なマルチウィンドウ構成の [データ・アナライザ] では、パンやズーム、タイミング・マーカ、信号や式をドラッグ & ドロップしてアナログ/デジタル波形を表示する機能などに対応
- トレース・モードでは、任意の信号に接続されているすべてのファンインを、回路の全階層にわたって瞬時にトレース、表示可能
- [ウォッチ] ウィンドウでは、シングル・ステップの実行中に、信号や変数の値を表示 / 強制変更可能 (ドラッグ & ドロップによる簡単な操作)
- ソースコード・エディタでは、停止、開始、ブレークポイントの行番号や、変数や式の値のポップアップ、コード・カバレッジ情報などをインタラクティブに表示

アナログ回路部分の 精度、収束性、 パフォーマンス

- ネットリスト、モデル、解析機能、解析結果について、HSPICE との互換性を提供
- クリティカルなアナログ設計に最適な、極めて精度の高い回路シミュレーション
- SPICE 系回路シミュレータ随一のキャパシティにより、64ビット・バージョンで最大 800 万 (32 ビットで最大 40 万) 能動素子をシミュレート可能
- 業界最速の SPICE 系回路シミュレータであり、マルチスレッド並列処理をサポートする唯一の SPICE シミュレータ
- 複数のソルバとステップング・アルゴリズムにより、安定した収束性を実現
- 業界最大規模のキャリブレーション済み SPICE モデル群は、バイポーラや CMOS などの従来のテクノロジーのほか、TFT、SOI、HBT、SiGe などの先進のテクノロジーもいち早くサポート
- アナログ回路部分の収束性は、ミックスド・シグナル環境で動作するアナログ・シミュレータで利用可能なソルバおよびステップング・アルゴリズムに依存

Harmony の入力/出力



SILVACO

株式会社 シルバコ・ジャパン
www.silvaco.co.jp

お問い合わせ : info@silvaco.co.jp

横浜本社

〒244-0801
神奈川県横浜市戸塚区品濃町549-2
三宅ビル4F
TEL : 045-820-3000 FAX : 045-820-3005

京都オフィス

〒604-8152
京都府京都市中京区烏丸通 蛸薬師下ル手洗水町651-1
第14長谷ビル 9F
TEL : 075-229-8207 FAX : 075-229-8208