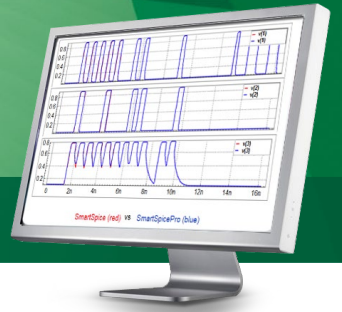


SmartSpice Pro

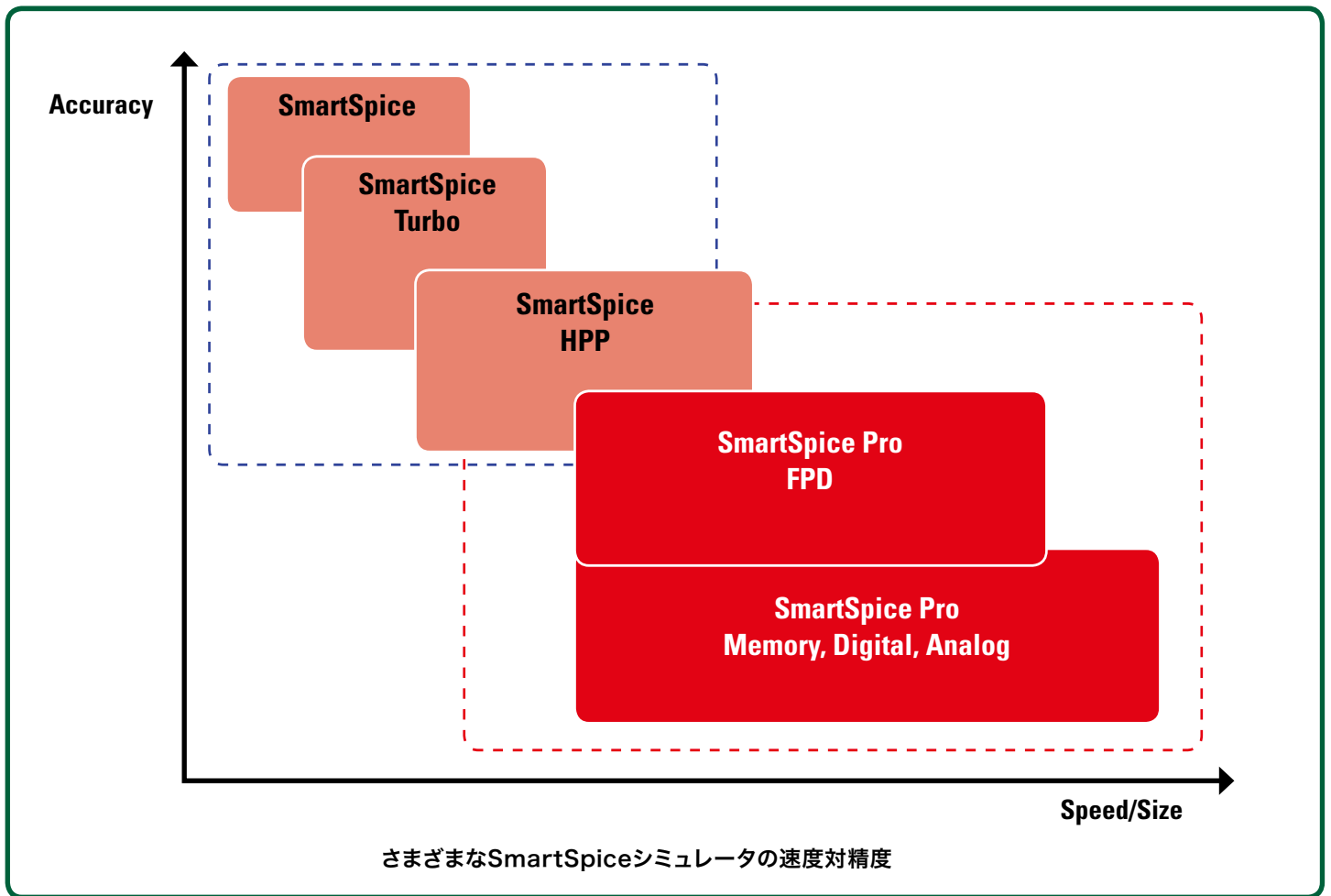
FastSPICE 回路シミュレータ



SmartSpice Pro は SRAM および TFT 設計において優れたパフォーマンスを実現します。独自の高速並列テクノロジーにより、数百万素子のメモリおよびディスプレイ回路の高速かつ SPICE 精度のシミュレーションを提供します。SmartSpice Pro は業界標準の SmartSpice Analog Simulator と統合されており、最大の生産性を実現します。高度なマルチレート・シミュレーション技術により、回路の過渡解析に中核機能を提供します。

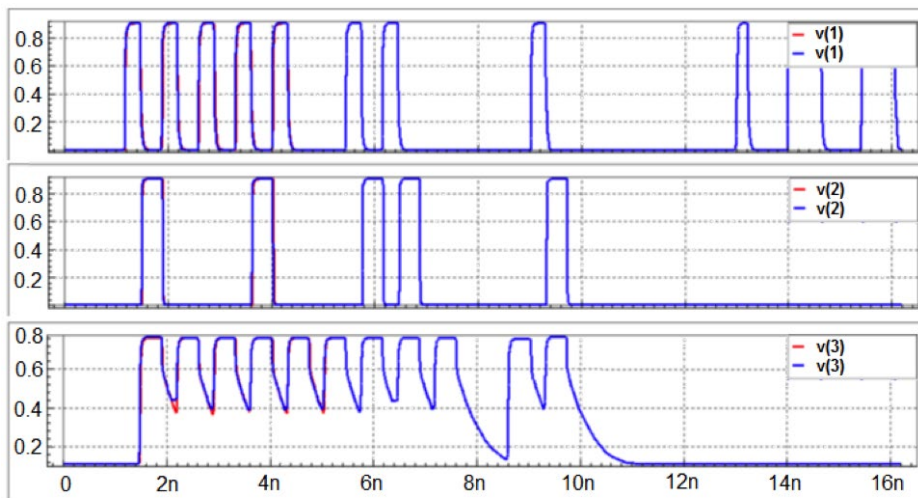
- HSPICE™ および Spectre™ と互換
- 高度なマルチレート・シミュレーション技術を使用することにより高精度シミュレーションを提供
- スケーラブルな高速並列ソルバ
- 内蔵の Verilog-A
- 高度なモデリング技術 FinFET 7nm、10nm、16nm に対応
- TSMC TMI モデリング・インタフェースとの統合
- 回路のサニティ・チェック向けの、設計者に合わせたポスト・プロセス機能
- さまざまな分野 (TFT ディスプレイ、メモリ、アナログ) に向けた業界標準のテクノロジー・モデルを豊富に提供

SILVACO



精度

- ・ 従来の SPICE シミュレーション・アルゴリズムを利用し、良好な精度を実現
- ・ 回路の有効な部分と潜在的な部分間のコミュニケーションにイベント・ドリブンの手法を使用
- ・ 過渡マルチレート・シミュレーション手法を採用
- ・ 適応タイムステップ制御アルゴリズムおよびタイム・グリッド・マッピングを使用



SmartSpice (red) vs SmartSpicePro (blue)

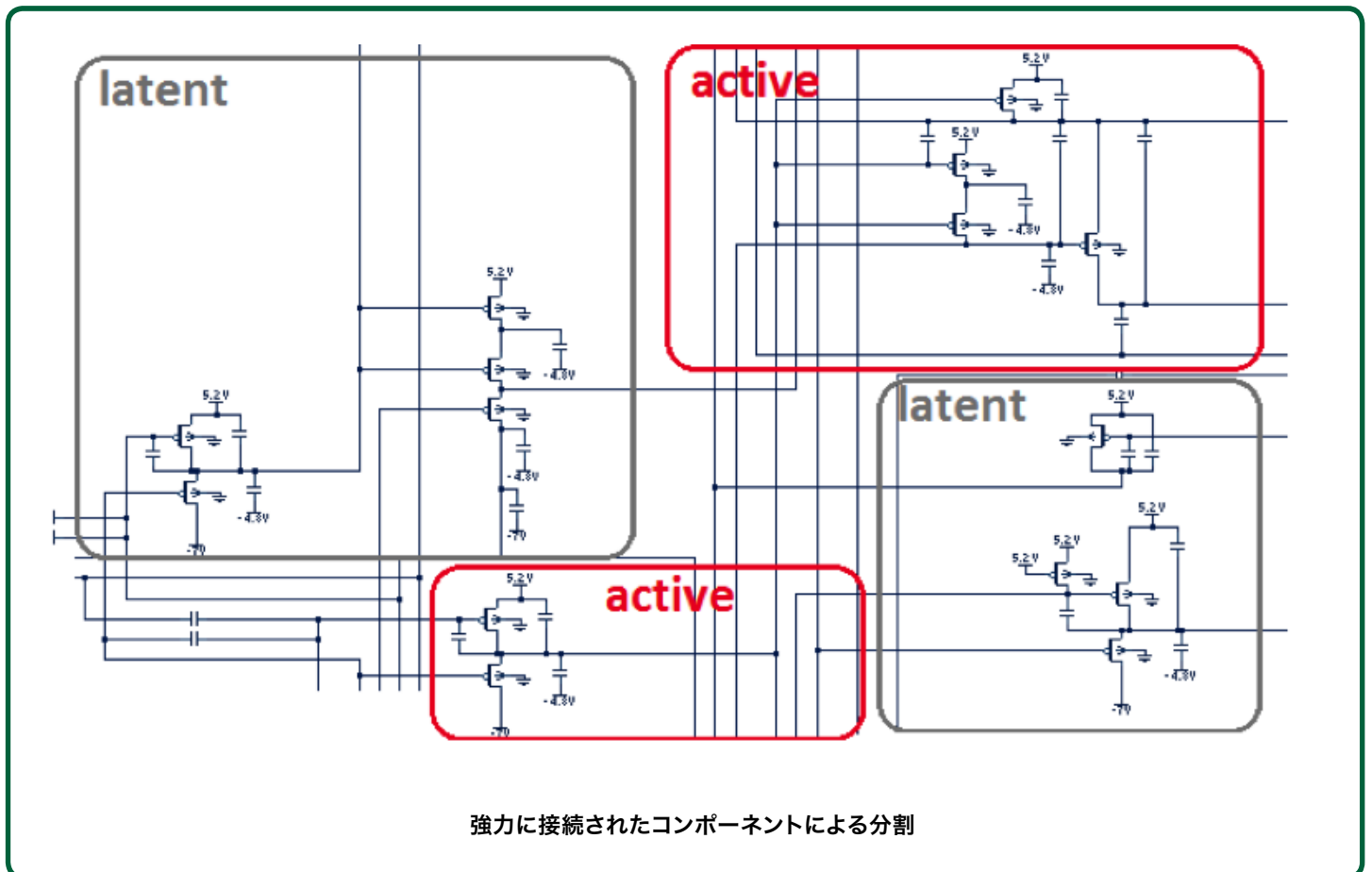
波形の比較

シミュレーション

- ・ DC 解析および過渡解析に対応
- ・ ブロックのレイテンシ制御に対応
- ・ ブロックのアクティビティ制御に対応
- ・ イベント・ドリプンの解像度制御に対応
- ・ ブロックのカップリング制御に対応
- ・ Newton 法のソルバによるブロック間の制御機能を提供
- ・ 精度対パフォーマンスのトレードオフに向けた複合オプションを提供

回路の分割

- ・ MOS チャンネル接続されたコンポーネント
- ・ 電源ブロックの自動検出
- ・ フローティング・キャパシタのカップリングを効率よく処理
- ・ フィードバック・ループ回路の効率的なシミュレーション



モデル

- ・ 解析的モデル FinFET、BSIM3v3、BSIM4、TFT、BSIMSOI4、HiSIM に対応
- ・ BSIM3v3 と BSIM4 モデルのルックアップ・テーブルに対応

入力

- ・ SPICE/HSPICE/Spectre ネットリスト、Verilog-A

出力

- ・ FSDB 波形
- ・ 測定値
- ・ ログ・ファイル
- ・ 解析結果

SILVACO

株式会社 シルバコ・ジャパン
www.silvaco.co.jp

お問い合わせ : jpsales@silvaco.com

横浜本社

〒220-8136
神奈川県横浜市西区みなとみらい 2-2-1
横浜ランドマークタワー 36F
TEL : 045-640-6188 FAX : 045-640-6181

京都オフィス

〒604-8152
京都市中京区烏丸通蛸薬師下ル手洗水町 651-1
第14長谷ビル 9F
TEL : 075-229-8207 FAX : 075-229-8208